

Ejercicio 16:

16) Para crear un registro de 4 bits donde tengo las entradas i_0, \dots, i_3 , clk , $load$ y

los salidos o_0, \dots, o_3 , me piden la tabla de estados correspondiente al comportamiento

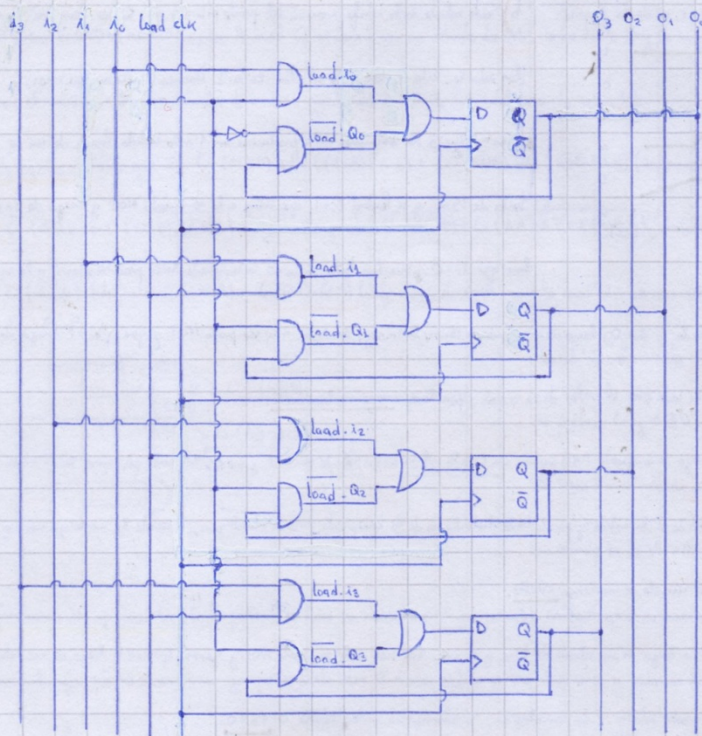
te demuestro en la consigna (usaremos i_j y o_j con $0 \leq j \leq 3$ pues todos ellos tienen una configuración similar):

load	i_j	$Q_j(t)$	$Q_j(t+1)$
0	X	0	0
0	X	1	1
1	0	Y	0
1	1	Y	1

Notase que X hace referencia a que para $i_j = 0$ o 1 , $Q_j(t+1)$ es igual, mientras que Y hace referencia a que el valor de $Q_j(t)$ no

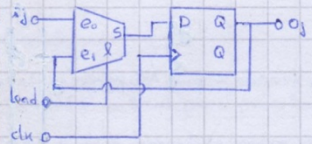
cambia a $Q_j(t+1)$, en sus respectivas casillas. Luego, tengo que $Q_j(t+1) = load \cdot Q_j(t) + load \cdot i_j$ y usando un circuito

flip-flop D para mantener el valor de cada salida, sincronizadas con su señal de clk , el circuito queda:



Una alternativa al circuito hubiese sido el uso de multiplexers, los cuales según el valor de la línea de control conectada a $load$, permitirían al paso de Q_j (si $load=0$)

o de i_j (si $load=1$). Su configuración sería:



Modulando este circuito tendríamos el registro como:

